

(19)日本国特許庁(J P)

(12)特 許 公 報 (B 2)

(11)特許出願公告番号

特公平6-85396

(24) (44)公告日 平成6年(1994)10月26日

| | | | | |
|--------------------------|------|---------|-----|--------|
| (51)Int.Cl. ⁵ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
| H 0 1 L 21/302 | M | 9277-4M | | |
| | B | 9277-4M | | |

発明の数 2 (全 6 頁)

| | | | |
|----------|-------------------|---------|---|
| (21)出願番号 | 特願昭60-292702 | (71)出願人 | 999999999 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地 |
| (22)出願日 | 昭和60年(1985)12月27日 | (71)出願人 | 999999999 株式会社日立マイコンシステム 東京都小平市上水本町5丁目22番1号 |
| (65)公開番号 | 特開昭62-154734 | (72)発明者 | 野尻 一男 東京都小平市上水本町1450番地 株式会社 日立製作所武蔵工場内 |
| (43)公開日 | 昭和62年(1987)7月9日 | (72)発明者 | 広部 嘉道 東京都小平市上水本町1450番地 株式会社 日立製作所武蔵工場内 |
| | | (74)代理人 | 弁理士 小川 勝男 (外1名) |
| | | 審査官 | 恩田 春香 |

最終頁に続く

(54)【発明の名称】 エッチング方法およびそれに用いる装置

1

【特許請求の範囲】

【請求項1】 イオンエネルギーを独立に制御できるドライエッチング装置を用い、該装置の真空処理空間に、所定電位のDCバイアスを境にデポジッションとエッチングとを生起するエッチングガスを導入し、該所定電位より高いDCバイアスと低いDCバイアスとを交互に印加して傾斜部を形成するエッチング方法。

【請求項2】 傾斜部が半導体ペレットのコンタクトホール の壁面であることを特徴とする特許請求の範囲第1項記載のエッチング方法。

【請求項3】 プラズマ形成手段とDCバイアス印加手段とが独立して制御でき、該DCバイアス印加手段にDCバイアスの切換制御部が接続されてなるエッチング装置。

【請求項4】 プラズマ形成手段がマイクロ波発生器と、真空処理空間の周囲に配置された磁場発生コイルとから

2

なり、自己バイアス制御手段が高周波電源からなることを特徴とする特許請求の範囲第3項記載のエッチング装置。

【発明の詳細な説明】

【技術分野】

本発明は、ドライエッチングに特に傾斜を有する端面を形成するドライエッチングに適用して有効な技術に関する。

【背景技術】

10 ドライエッチング技術により、被処理物の一部をエッチング除去し、所望のパターンを形成することが一般に行われている。その一つに、半導体ペレットにおける回路素子から絶縁膜上の配線層に導通を引き出すために、該絶縁膜に形成する、いわゆるコンタクトホールがある。上記コンタクトホールは、該ホール内に被着する配線材

料であるアルミニウム等の、いわゆるステップカバレジを良くするため、その壁面を中心方向に傾斜させて形成することが望ましい。このように傾斜した壁面を有するコンタクトホールは、たとえば次のようにして形成することができる。

回路素子が形成されたシリコン (Si) 等からなる半導体基板の上に被着形成された二酸化ケイ素 (SiO_2) からなる絶縁膜上にレジスト層を形成し、該レジスト層を露光・現像することにより、コンタクトホール用のパターン孔を形成する。周知のように、回折現象により露光時の光強度分布がなまっているため、レジストパターン孔の壁面は中心方向に傾斜した形状で形成されている。

次に、上記レジストパターンをマスクとしてドライエッチングを行う。その際、パターン孔底部に露出している絶縁膜とレジストとの両者をエッチングするガスを使用する。そのため、絶縁膜の深さ方向へのエッチングとパターン孔の壁面の横方向へのエッチングとが併行して進行する。その結果、絶縁膜にはパターン孔と同様に中心方向に傾斜した壁面からなるコンタクトホールが形成される。このコンタクトホールは、パターン孔の壁面に傾斜が存在し、かつレジスト層を同時にエッチングすることにより、初めて形成できるものである。

ところが、レジストパターンは、露光、現像、バークのわずかなプロセス条件変動により、パターン孔の壁面の傾斜角度が変化する。したがって、当然これをマスクとして形成されるコンタクトホールの壁面の傾斜も一定しないことになり、信頼性上問題があり、また寸法精度も高くない。また、上記コンタクトホールは、パターン孔の径より大きくなるため、今後の高集積度半導体装置等に要請されるパターンの微細化には不適当な技術であることが本発明者により見いだされた。

なお、ドライエッチングについては、株式会社工業調査会、昭和60年11月20日発行、「電子材料」1985年別冊、P119以下に詳細に記載されている。

〔発明の目的〕

本発明の目的は、被エッチング物に傾斜を有する端面をエッチング形成できる技術を提供することにある。

本発明の他の目的は、上記端面を所望の傾斜で形成することができる技術を提供することにある。

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

〔発明の概要〕

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、次の通りである。

すなわち、イオンエネルギーを独立に制御できるドライエッチング装置を用い、該装置の真空処理空間に、所定電位を境にデポジッションとエッチングとを生起するエッチングガスを導入し、該所定電位より高いDCバイアスと低いDCバイアスとを交互に印加することにより、深さ

方向への被エッチング物のエッチングと、エッチング形成される側面へのポリマーのデポジッションとを繰り返すことができる。したがって、初期に形成された側面ほどポリマーが堆積され、該堆積ポリマーがマスクとして作用するため、経時的にせり出した形状の傾斜部を形成することができる。

また、上記の高いDCバイアスと低いDCバイアスの印加時間を調整することにより、エッチング速度とポリマーの堆積量とを自由に調整できるため、任意の傾斜からなる傾斜部を容易に形成できる。

〔実施例〕

第1図(a)～(f)は本実施例のエッチング方法の概略を示す工程図、第2図は上記エッチング方法におけるDCバイアスと時間との関係を示すグラフである。

第3図は本発明による一実施例であるエッチング方法に使用されるエッチングガスのエッチング特性を表すグラフであり、第4図は本実施例に適用されるエッチング装置の構成図である。

上記エッチング装置は、第4図にその概略を示すように、マイクロ波導入部1とともに放電ガス導入口2および排気口3を有する真空容器4内に、試料5を保持する試料台6が設けられ、上記マイクロ波導入部1にはマイクロ波発生器(プラズマ形成手段)7から導波管8を経てマイクロ波が導かれる。そして、上記導波管8のマイクロ波導入部近傍外側には、プラズマ発生効率を向上させる等のために磁場発生コイル(プラズマ形成手段)9が設置されている。また、上記試料台6の軸の外周には、その上端部が該試料台6に沿って拡がった導電材料よりなる固定電位付与電極10が設けられ、また、その試料台6の軸はマッチング回路14を介して高周波印加電源(DCバイアス印加手段)11に接続されている。このように、上記装置はプラズマ形成手段とDCバイアス印加手段とを独立に制御できるものである。さらに、上記高周波印加電源11には、DCバイアスの切換制御部12が接続されている。また、発光モニタ13は、エッチングの進行状況を観測するために用いる。

なお、本実施例に適用できる上記装置については、特願昭60-152159号に詳細に説明されている。

上記エッチング装置で試料5をエッチングする場合は、真空容器4内をあらかじめ真空排気し、エッチングに適合するガスを減圧状態でガス導入口2から導入し、マイクロ波発生器7で発生したマイクロ波を導波管8を経てマイクロ波導入部1から真空容器4内に導入して、必要に応じ磁場発生コイル9で磁界を発生させ、放電によりガスを励起することによりプラズマを発生させる。同時に、高周波印加電源11により電極である試料台6と形成されたプラズマとの間にDCバイアス(以下 V_{dc} ともいう)を印加し試料5について反応性イオンによるドライエッチングを行うものである。

本実施例では、半導体ペレットの回路素子からその上の

二酸化ケイ素 (SiO_2) からなる絶縁膜上に形成させているアルミニウム (Al) からなる配線層に導通を引き出すためコンタクトホールをエッチングガスとしてトリフロロメタン (CHF_3) を使用してエッチング形成する場合について説明する。

第3図には、 CHF_3 のエッチング特性の概略が示してあるが、該 CHF_3 は所定条件でプラズマ形成した場合、印加する所定の V_{dc} の値である V_0 を境にデポジッションとエッチングとの両方の現象を呈する性質を有している。すなわち、 V_{dc} を V_0 より大きくするとエッチングが起こり、逆に V_0 より小さくするとポリマーのデポジッションが起こる。

本実施例においては、上記 CHF_3 の性質を利用し、第1図(a)～(f)に示すように前記コンタクトホールの形成を行うものである。したがって、試料5は個々の半導体ペレットに折断面の前の半導体ウエハである。第1図には半導体ウエハの拡大断面図が示してある。

第1図(a)は、回路素子(図示せず)が形成され、その上に絶縁膜15が形成されたシリコン (Si) 基板16を示す。上記絶縁膜15上には、レジスト層17が被着形成されており、該レジスト層17の上にはほぼ垂直な壁面を有する孔18のレジストパターンが形成されている。第1図

(a)に示すレジスト層17が被着された半導体ウエハを前記装置の試料台6に載置し、前記の如くプラズマを発生させる。そして、 V_{dc} を V_0 より上に設定し、第1図

(b)に示すように絶縁膜15の第1部分的エッチングを行う。この場合のエッチングは、反応性イオンによるため異方性が高く、ウエハ面に対しほぼ垂直にエッチングされる。

次に、 V_{dc} をゼロにし、第1図(c)に示すように表面全体にポリマー19の第1デポジッションを行わせる。その後、再び V_{dc} を V_0 より高くし、絶縁膜15の第2部分的エッチングを行う。この場合も異方性エッチングを受けるためウエハ面に対しほぼ垂直にエッチングされる。したがって、絶縁膜と同時にレジスト層17上に被着されたポリマー19もエッチング除去される。ところが、該レジスト層17の孔18の壁面18aおよびエッチング形成された絶縁膜15の壁面15aに被着されたポリマー19aは、マスクとして作用するため、上記絶縁膜15の第2エッチングのエッチング径は第1エッチングのそれより、ポリマー19aの厚さだけ小さくなっている。

さらに、第2デポジッション、第3エッチングの如く順次繰り返すことにより、第1図(e)に示すようにポリマー19b、19c、19dを積層することができると同時に、ポリマー19dにほぼ一致する径からなる基板16の表面が露出する孔を形成することができる。そして、レジスト層17とエッチング形成された絶縁膜15の壁面15aに被着したポリマー19a～19dを除去することにより、同図(f)に示す如く中心方向に所定の傾斜角からなる壁面(傾斜部)を有するコンタクトホール20が完成される。

第4図は、縦軸に V_{dc} を、横軸に時間をとったグラフであり、本実施例のエッチング方法の時間的推移を示すものである。すなわち、図中 t_1 は第1部分的エッチング時間、 t_2 は第1デポジッション時間、 t_3 は第2部分的エッチング時間をそれぞれ示し、同様に第2デポジッション時間 t_4 、第3部分的エッチング時間 t_5 (図示せず)のように繰り返すことにより、上記コンタクトホール20が完成されるものである。

そして、上記コンタクトホール20の傾斜角度は、自由に変わることができ、部分的エッチング時間に対するデポジッション時間の比 $=t_{2n}/t_{2n-1}$ (n :自然数)が大なる程緩慢になり、小なる程急峻になる。また、同一比であっても、 t_{2n-1} および t_{2n} が短い程表面が滑らかになる。上記のように、部分的エッチングとデポジッションとを繰り返すことによるコンタクトホールの形成を、平行平板電極を備えた通常のドライエッチング装置を用いて行う場合には、エッチングとデポジッションを別のチャンバーで行うか、エッチングガスを交換する等、大きくその条件を変化させて行わなければならない、したがって、極めて効率が悪い。

ところが、本実施例においては、単に高低2つの値の V_{dc} を交互に印加するだけで容易に所望の傾斜を形成することができるものである。そして、その V_{dc} の印加も前記装置を用いれば、DCバイアスの切換制御部が設置されているため自由にコントロールすることができる。

また、本実施例によれば、形成されるコンタクトホールは、レジスト層自体のエッチングによる後退を利用するものでないため、その径がレジストパターンの孔径より大きくなることなく、むしろ小さくなる。したがって、微細パターンの回路素子や配線層との電氣的接続に極めて有利である。

さらに、前記の如くコンタクトホール20の壁面の傾斜を所望の角度で形成できることから、その傾斜を緩やかに、それも常に一定の角度で形成できる。したがって、上記コンタクトホール20の上にアルミニウム (Al) を被着して配線層(図示せず)を形成する場合には、ステップカバレジの良い配線層を形成することができる。それ故、断線等のない信頼性の高い半導体装置を製造することができる。

【効果】

(1)．イオンエネルギーを独立に制御できるドライエッチング装置を用い、該装置の真空処理空間に所定電位を境にデポジッションとエッチングとを生起するエッチングガスを導入し、該所定電位より高いDCバイアスと低いDCバイアスとを交互に印加することにより、深さ方向への被エッチング物のエッチングと、エッチング形成される側面へのポリマーのデポジッションとを繰り返すことができるので、初期に形成された側面ほどポリマーが堆積され、該堆積ポリマーがマスクとして作用し、経時的にせり出した形状の傾斜部を形成することができる。

(2)．上記の高いDCバイアスと低いDCバイアスの印加時間を調整することにより、エッチング速度とポリマーの堆積量とを自由に調整できるため、任意の傾斜からなる傾斜部を容易に形成できる。

(3)．プラズマ形成手段とDCバイアス印加手段とを独立して制御でき、該DCバイアス印加手段にDCバイアスの切換制御手段を接続したエッチング装置を用いることにより、前記(1)および(2)に記載のエッチングを自動制御して行うことができる。

(4)．上記切換制御手段を高周波印加電源に接続することにより、上記(3)に記載の自動制御を容易に行うことができる。

(5)．前期(2)により、傾斜部をレジストパターンの寸法以下精度良く形成できるので、いわゆるサブミクロン加工等の微細加工に適している。

(6)．同一装置内でエッチングとデポジッションを交互に行うことができるので、効率良くエッチング加工を行うことができる。

(7)．エッチング形成する側面が半導体ペレットのコンタクトホール内壁面である場合、所定の角度で中心方向に傾斜する壁面を形成できることにより、絶縁膜上に被着する配線層のステップカバレッジを向上できるので、電氣的導通の確かな半導体装置を提供できる。

以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

たとえば、実施例ではレジスト層の孔の壁面がほぼ垂直なものについて説明した。垂直である場合は、特に寸法精度良くエッチングできるものであるが、これに限るものでないことはいうまでもない。逆に垂直であっても傾斜部を形成できるため、レジストパターンの端面が垂直になる、いわゆる多層レジストを使用することも可能である。

また、実施例では二酸化ケイ素からなる絶縁膜に、エッチングガスとして CHF_3 を用いてコンタクトホールを形成する場合について説明したが、これに限るものではない。エッチングガスとしては C_2F_6 、 C_3F_8 、 C_4F_8 等のガスで所定電位 V_0 を境にデポジッションとエッチングとの両現象を呈するエッチングガスであれば如何なるものであってもよい。また、これらの混合ガスでもよい。実施例

において、デポジッション工程を $V_{dc}=0$ の条件で行ったが、これに限るものでなく $V_{dc}<V_0$ の条件であればよい。

さらに、エッチング対象は絶縁膜に限るものでなく、端面に傾斜をつける必要のあるSi、ポリシリコン、シリサイド、Al等の半導体や導体についても当然に適用できる。たとえば、いわゆるD-RAMのポリシリコン等からなる第1ゲート電極について、その端面に傾斜を付ける場合等である。

10 なお、エッチング装置としても実施例に示したものに限るものでなく、イオンエネルギーを独立して制御できるものであれば如何なるものであってもよい。たとえば、プラズマ中に挿入したグリッドでイオンエネルギーを制御する方法でもよい。また、DCバイアスの印加方式の場合は直流電源を用いてDVバイアスを印加してもよい。

〔利用分野〕

以上の説明では主として本発明者によってなされた発明をその背景となった利用分野である半導体装置製造のいわゆるウエハ工程に適用した場合について説明したが、それに限定されるものではなく、たとえば、半導体装置以外であっても所定の角度で傾斜部を形成する必要があるものについて適用して有効な技術である。

〔図面の簡単な説明〕

第1図(a)～(f)は本実施例のエッチング方法の概略を示す工程図、

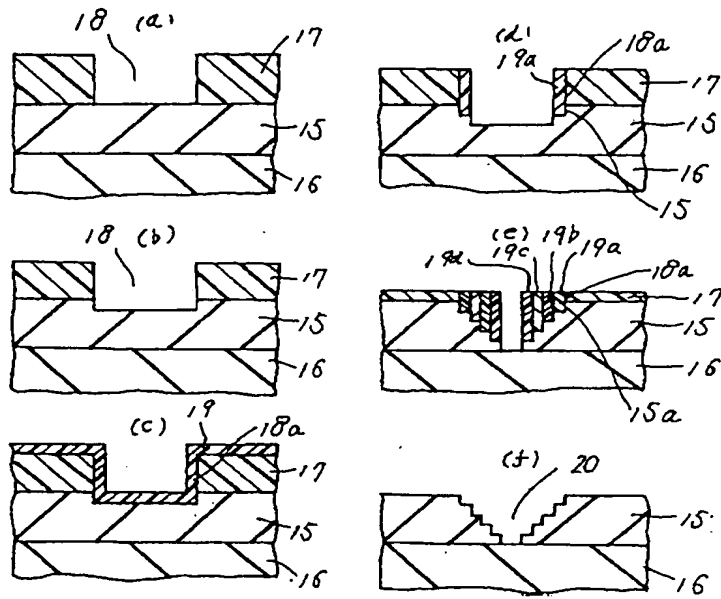
第2図は上記エッチング方法におけるDCバイアスと時間との関係を示すグラフ、

第3図は本発明による一実施例であるエッチング方法に使用されるエッチングガスのエッチング特性を表すグラフ、

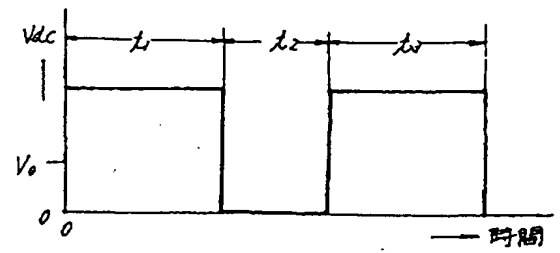
30 第4図は本実施例に適用されるエッチング装置の構成図である。

1…マイクロ波導入部、2…放電ガス導入口、3…排気口、4…真空容器、5…試料、6…試料台、7…マイクロ波発生器(プラズマ形成手段)、8…導波管、9…磁場発生コイル(プラズマ形成手段)、10…固定電位付与電極、11…高周波印加電源(DCバイアス印加手段)、12…切換制御部、13…発光モニタ、14…マッチング回路、15,15a…絶縁膜、16…シリコン(Si)基板、17…レジスト層、18…孔、18a…壁面、19,19a,19b,19c,19d…ポリマー、20…コンタクトホール。

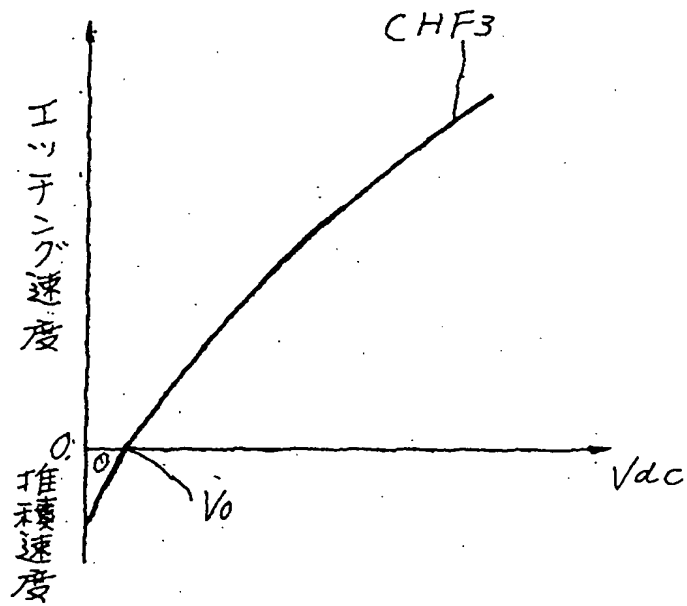
【第1図】



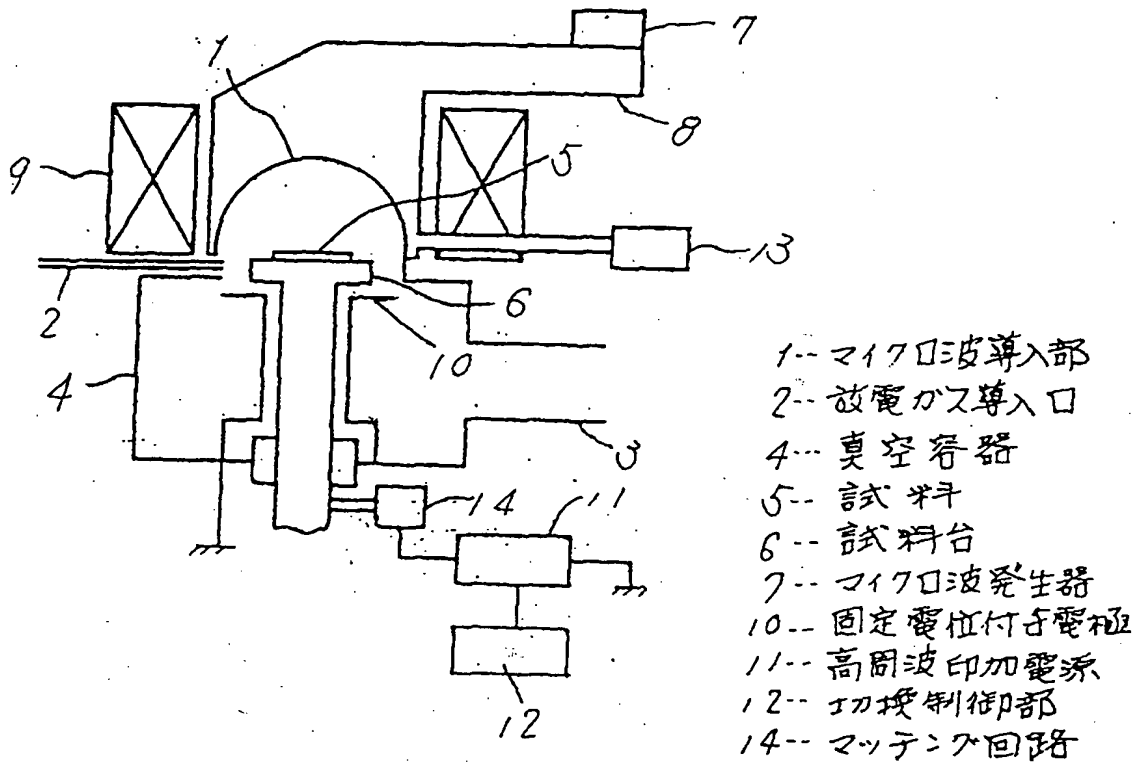
【第2図】



【第3図】



【第4図】



フロントページの続き

(72) 発明者 東 英昭

東京都小平市上水本町1450番地 株式会社
日立製作所武蔵工場内

(72) 発明者 定岡 征人

東京都小平市上水本町1450番地 株式会社
日立製作所武蔵工場内

(72) 発明者 河村 光一郎

東京都小平市上水本町1479番地 日立マイ
クロコンピュータエンジニアリング株式会
社内

(56) 参考文献 特開 昭57-164986 (JP, A)